

⑫ 公開特許公報(A)

昭61-78165

⑪ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)4月21日

H 01 L 29/78
G 02 F 1/133
G 09 F 9/30
H 01 L 27/12

118

8422-5F
D-8205-2H
6615-5C
7514-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 薄膜トランジスタの製造方法

⑯ 特 願 昭59-199960

⑰ 出 願 昭59(1984)9月25日

⑱ 発 明 者 波 田 平 守口市京阪本通2丁目18番地 三洋電機株式会社内
⑲ 出 願 人 三洋電機株式会社 守口市京阪本通2丁目18番地
⑳ 代 理 人 弁理士 佐野 静夫

明 細 書

1. 発明の名称

薄膜トランジスタの製造方法

2. 特許請求の範囲

1) 酸化シリコン膜をDIP法にて被膜処理した基板を用い、該基板の酸化シリコン膜上に配置されるゲート電極膜、該ゲート電極膜上に配置された窒化シリコン膜、上記ゲート電極上に窒化シリコン膜を介して配置されるアモルファスシリコン系の半導体膜、該半導体膜に夫々独立してコンタクトされるドレイン電極膜及びソース電極膜を順次積層形成する事の特徴とした薄膜トランジスタの製造方法。

3. 発明の詳細な説明

(1) 産業上の利用分野

本発明は薄膜トランジスタ、特に液晶パネルに用いられる薄膜トランジスタの製造方法に関する。

(2) 従来の技術

近年、薄膜トランジスタをパネル内にマトリクス状に内設したTV画像表示用の液晶表示パネル

が出現しており、例えば、「日経エレクトロニクス」1982年12月7日号の記事、「液晶ディスプレイ用Si薄膜トランジスタの研究が活発化」に詳しい。

所様な液晶表示パネルの要部の平面図を第2図(a)に示し、同図(b)にそのX-X'線断面図を示す。これ等の図に於いて、00は第1のガラス基板、01は第1のガラス基板00上に窒化シリコンからなる絶縁膜02を介して行列配置され、マトリクスセグメントを構成するITOからなる透明電極、03-は上記透明電極0101-間隔を縦方向に複数本並列配置されたアモルファスシリコン膜であり、絶縁膜02上に設けられている、04-は各アモルファスシリコン膜03-の左側辺上に絶縁膜02を介して一部重畳した状態で縦方向に複数本並列配置されたアルミニウム膜からなるドレインラインである。0505-は各アモルファスシリコン膜03-の右側辺上に絶縁膜02を介して一部重畳した状態で各透明電極0101-に対応配置されたアルミニウム膜からなるソース電極膜であり、その右側辺は各透明電

極(11)(11)の左下端部と接続されている。(16)は上記透明電極(11)(11)の間隙位置を横方向に複数本並列配置されて上記第1のガラス基板(10)と絶縁膜(12)との間に形成された金とクロムの2層膜からなるゲートラインであり、該ライン(16)には上記各ソース電極(14)とドレインライン(15)との間隙位置のアモルファスシリコン膜(13)下のゲート電極膜(17)が一体に形成されている。即ち、図中Dで示すドレインライン(14)箇所のドレイン電極膜と、Sで示すソース電極膜(15)と、Gで示すゲート電極膜(17)と、これ等電極膜D、S、Gに結合しているアモルファスシリコン膜(13)箇所とに依って薄膜FETからなるスイッチングトランジスタが構成されており、各透明電極(11)(11)は夫々に対応したこのスイッチングトランジスタを介してドレインライン(14)に接続されるのである。(18)は上記各透明電極(11)(11)及びドレインライン(14)を一面に被覆した配向膜である。

一方、(2)は第2のガラス基板であり、その下面、即ち第1のガラス基板(10)と対向する面には一面に

従って、この様な事故を防止しようとして特開昭58-182270号公報に示されている如く、窒化シリコン膜の下地に酸化シリコン膜を形成しておき、この窒化シリコン膜の荒れを解消しようとする試みがなされている。

然しながら、絶縁膜(12)を酸化シリコン膜と窒化シリコン膜との二層構造とすると、ゲート電極膜(17)とアモルファスシリコン膜(13)との間の絶縁膜(12)の厚みが増し、斯るトランジスタの閾値電圧の上昇を招いたり、この絶縁膜(12)の形成が2度のCVD工程を必要とするので膜厚の制御困難となり、かえって斯る薄膜トランジスタの特性不良や、不整いが発生する不都合があった。

14 発明が解決しようとする問題点

本発明は上述の点に鑑みてなされたものであり、トランジスタ特性の安定化を図り、その閾値電圧を下げる事を可能とした薄膜トランジスタの製造方法を提供するものである。

(1) 問題点を解決するための手段

本発明の薄膜トランジスタの製造方法は、酸化

共通電極(11)、配向膜(18)が順次形成されている。

(3)は上記両基板(10、20)間に封入された液晶物質であり、各マトリクスセグメント毎に上記スイッチングトランジスタがONする事に依って電圧が印加される第1のガラス基板(10)の透明電極(11)箇所の液晶物質(5)が電気光学効果を引き起こす事となり、パネル全体でTV画像が表示できるのである。

斯様な従来の液晶表示パネルの製造方法に於いては、その薄膜トランジスタは上述の如く第1のガラス基板(10)上にゲート電極膜(17)と、絶縁膜(12)と、アモルファスシリコン膜(13)と、ドレイン電極膜(14)及びソース電極膜(15)とを順次積層形成していたが、窒化シリコンからなる絶縁膜(12)をゲート電極膜(17)が形成されたガラス基板(10)上に直接プラズマCVD法を用いて被覆形成すると、ガラス基板(10)から Na^+ イオン等が析出してこの窒化シリコン絶縁膜(12)自体が荒れてしまい、この上に形成されるアモルファスシリコン膜(13)に欠陥を発生せしめ、斯る薄膜トランジスタの特性劣化や動作不良等の事故を招く恐れがあった。

シリコン膜をDIP法にて被膜処理した基板を用い、該基板の酸化シリコン膜上にゲート電極膜、窒化シリコン膜、アモルファスシリコン系の半導体膜、該半導体膜に夫々独立してコンタクトされるドレイン電極膜及びソース電極膜を順次積層形成するものである。

(4) 作用

本発明の製造方法に依れば、基板に対して予めこの基板の保護用の酸化シリコン膜を被覆形成しているので、以後の成膜工程にて窒化シリコン膜の表面が荒れるのを防止でき、寸法精度の高い薄膜トランジスタを得る事が可能となり、しかもこの酸化シリコン膜を成膜工程が簡単なDIP法にて形成しているので、製造コストの低減化が望める。

(5) 実施例

第1図に本発明の薄膜トランジスタを用いた液晶表示パネルの要部断面図を示し、同図に基づいて本発明の製造方法を詳述する。同図に於いて、第2図(a)(b)と同一部分は同一図番で示しており、

斯る本発明実施例が第1図の従来例と異なる所は、絶縁膜12として下地の酸化シリコン(SiO_2)膜(121)をガラス基板10に対して予め被膜処理した点にあり、該酸化シリコン膜(121)と窒化シリコン(Si_3N_4)膜(122)との積層体からなる絶縁膜12の中間層にゲート電極膜17を形成した点にある。

即ち、斯る本発明製造方法に係る薄膜トランジスタは、例えばコーニング7059なるガラス基板10を SiO_2 形成用のデップ液(東京応化製の商品名OCD Si-Film)に浸漬して引き上げ、これを酸素雰囲気中で400℃～500℃で熱処理する事に依って膜厚2000～3000Å程度の被膜を形成しておくのである。斯して被膜形成された SiO_2 膜(121)上に、金とクロムの2層膜からなるゲート電極17をゲートライン18に連ねて蒸着エッチングして形成し、次いで、 Si_3N_4 膜(122)をプラズマCVD法にて膜厚1000～5000Å程度に被着形成する。そして更には、このゲート電極膜17上に Si_3N_4 膜のみを介してアモルファスシリコン膜13をプラズマCVD法にて被着形成し

V-I曲線を破線で示している。同図に依れば、ゲート絶縁膜として3000Å厚の Si_3N_4 膜のみを用いた本発明トランジスタに於ける応答特性はゲート絶縁膜として2000Å厚の SiO_2 膜と3000Å厚の Si_3N_4 膜との積層構造を用いた従来トランジスタより秀れており、閾値電圧の低下を図って大きなON電流が得られる事がわかる。

(h) 発明の効果

本発明の薄膜トランジスタの製造方法は以上の説明から明らかな如く、絶縁基板上に酸化シリコン膜を被着しておいてからゲート電極膜を設けた上で、窒化シリコン膜を形成してゲート絶縁膜としたものである。下地の酸化シリコン膜にて窒化シリコン膜の荒れを解消でき、これに依って、この窒化シリコン膜上に配置されるアモルファスシリコン系の半導体膜に欠陥が生じるのを防止できる。しかも、この酸化シリコン膜をDIP法にて簡単に形成できるので、製造工程の簡略化及び製造コストの低減が図れる。さらに、ゲート絶縁膜を窒化シリコン膜のみにて構成できるので、こ

た後、アルミニウムを蒸着エッチングしてドレインライン14、及びソース電極膜15を形成する。

斯して第1のガラス基板10上に構成された薄膜トランジスタに続いて、第2図の従来例と同様にITOからなる透明電極11…、及び配向膜18を形成し、一方第2のガラス基板10に共通電極12、配向膜20を形成して、これ等両基板1010間に液晶物質13を封入する事に依って、液晶表示パネルとなるのである。

上述の如き、本発明の薄膜トランジスタの製造方法に於いては、ゲート絶縁膜が Si_3N_4 膜^膜(122)のみからなり、しかもこの Si_3N_4 膜(122)はガラス基板10上に直接形成せず、その下地に保護膜としての SiO_2 膜^膜(121)を設けるので、この SiO_2 膜(121)の保護作用にて、 Si_3N_4 膜(122)の形成時にこの膜自体の荒れは解消される事となる。

又、第3図にゲートのチャンネル長7μ、チャンネル巾160μ、本発明に係るトランジスタのV-I曲線を実線で示し、同条件での特開昭58-182270号公報記載の従来トランジスタの

の膜厚を薄くする事が可能となる上に、膜厚自体の制御が正確に行なえ、トランジスタの特性の均一性並びに安定性が向上し、さらには大きなON電流を得る事もできるのである。

4. 図面の簡単な説明

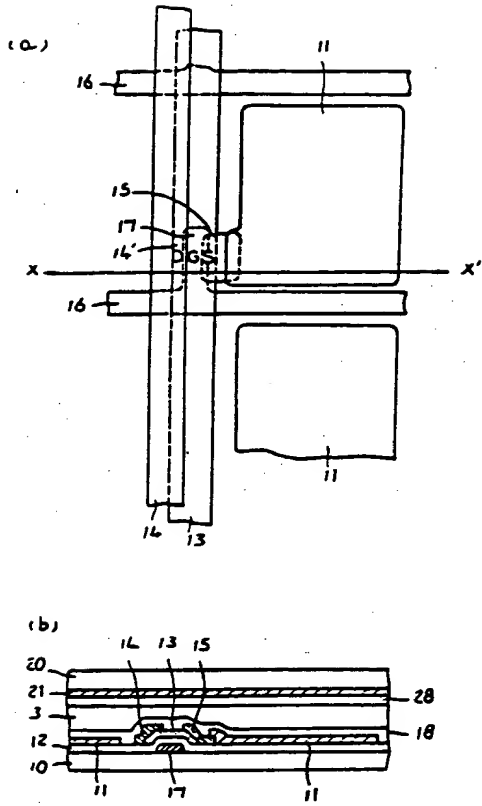
第1図は本発明の製造方法に係る薄膜トランジスタを用いた液晶パネルの要部断面図、第2図は従来の薄膜トランジスタを用いた液晶パネルの要部平面図、及びそのX-X'線断面図、第3図はV-I曲線図である。

10…ガラス基板、(121)… SiO_2 膜、(122)… Si_3N_4 膜、13…アモルファスシリコン膜、14…ドレインライン、15…ソース電極膜、17…ゲート電極膜。

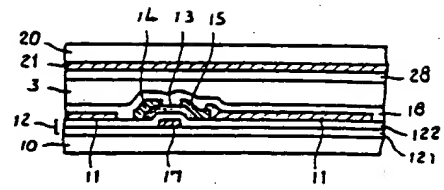
出願人 三洋電機株式会社

代理人 弁理士 佐野 静 夫

第2図



第1図



第3図

